

PAT-NO: JP405243499A
DOCUMENT-IDENTIFIER: JP 05243499 A
TITLE: SEMICONDUCTOR INTEGRATED CIRCUIT AND ITS MANUFACTURE
PUBN-DATE: September 21, 1993

INVENTOR-INFORMATION:

NAME
HONGO, MIKIO
MIZUKOSHI, KATSURO
MIYAUCHI, TAKEOKI
KAWANABE, TAKAO
INOUE, MORIO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
HITACHI LTD	N/A

APPL-NO: JP04073666

APPL-DATE: March 30, 1992

INT-CL (IPC): H01L027/04

US-CL-CURRENT: 257/538

ABSTRACT:

PURPOSE: To enable adjusting a necessary resistance value, by using polysilicon doped with impurities as a resistor, and reducing the resistance value by diffusing the same type impurities in a polysilicon resist by laser heating.

CONSTITUTION: A poly-Si layer 14 doped with N-type impurities and a poly-Si layer 15 doped with P-type impurities are formed on a poly-Si resistor. Apart of the poly-Si resistor 11 which part is 15 μ m in length is independently irradiated with laser, via the layers 14, 15. The resistance value is about 90k Ω ; before irradiation. When the N layer 14 is irradiated, the resistance value is decreased as the number of irradiation pulses increases. The resistance value becomes constant to be 61k Ω ; when the number of pulses reaches about 50. When the P layer 15 is irradiated, the resistance value becomes constant to be 150K Ω ; at about 70 pulses. Laser irradiation is continued while an irradiation position is selected and the resistance value is measured, and the irradiation is halted when a specified resistance value is obtained. Thereby the resistance value which was 90k Ω ; in the initial state can be adjusted to be an arbitrary value in the range of 61-150K Ω ; . The mark o shows the change of the resistance value when the N layer 14 is irradiated, and the mark . shows the change when the P layer 15 is irradiated.

COPYRIGHT: (C)1993, JPO&Japio

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-243499

(43)公開日 平成5年(1993)9月21日

(51)Int.Cl.⁵

H 0 1 L 27/04

識別記号

庁内整理番号

F I

技術表示箇所

P 8427-4M

V 8427-4M

審査請求 有 発明の数3(全 6 頁)

(21)出願番号 特願平4-73666

(22)出願日 平成4年(1992)3月30日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 本郷 幹雄

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72)発明者 水越 克郎

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(72)発明者 宮内 建興

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所生産技術研究所内

(74)代理人 弁理士 小川 勝男

最終頁に続く

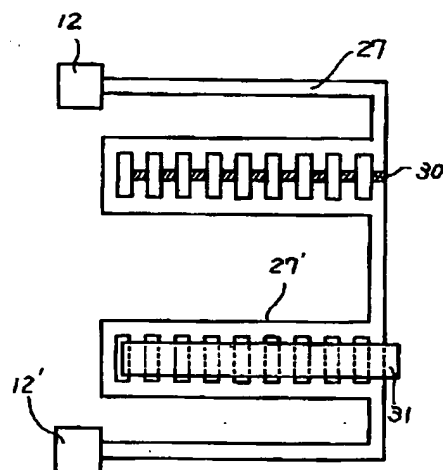
(54)【発明の名称】 半導体集積回路およびその製造方法

(57)【要約】

【目的】抵抗値の増大および低減が可能で、かつパッシベーション膜が損傷を受けることがない、半導体集積回路内の抵抗体、およびその抵抗値調整方法を提供する。

【構成】不純物をドーパしたポリシリコンを抵抗体として用い、このポリシリコン抵抗体にドーパされている不純物と同じタイプの不純物をレーザ加熱によりポリシリコン抵抗体内に拡散させて抵抗値を低減させる、あるいは、異なるタイプの不純物を拡散させて抵抗値を増大させることにより、抵抗値の低減・増大をはかり、必要な(最適な)抵抗値に調整する。

図 9



【特許請求の範囲】

1. 電極パッド間を接続する導電性不純物を含む抵抗配線膜上に、前記抵抗配線膜に含まれる前記導電性不純物と同じ導電型の導電性不純物を前記抵抗配線膜より高い濃度で含む膜と、前記導電性不純物と逆の導電型の導電性不純物を前記抵抗配線膜より高い濃度で含む膜とのうち少なくとも一方を形成したことを特徴とする半導体集積回路。

2. 電極パッド間を接続する導電性不純物を含む抵抗配線膜上に、前記抵抗配線膜に含まれる前記導電性不純物と同じ導電型の導電性不純物を前記抵抗配線膜より高い濃度で含む膜と、前記導電性不純物と逆の導電型の導電性不純物を前記抵抗配線膜より高い濃度で含む膜とのうち少なくとも一方を形成した半導体集積回路であって、前記半導体集積回路は、前記抵抗体が複数の「はしご」形状が接続した構造を持ち、少なくとも一つの「はしご」形状部ははしご段のうち、少なくとも一段を残してはしご段部の一部または全体を高抵抗部に形成し、前記高抵抗部とその両端の抵抗体部に重なる様に電氣的絶縁層を介して抵抗体にドーパされている不純物と同一導電型の不純物を含む層が形成され、さらに少なくとも一つの他の「はしご」形状部は、はしご段のうち少なくとも一段を残して、はしご段部の一部分または全体を電氣的絶縁層を介して、前記抵抗体にドーパされている不純物とは反対導電型の不純物を含む層が形成された構造を持ち、前記高抵抗部の形成されたはしご段部あるいは前記異なるタイプの不純物を含む層が形成されたはしご段部にレーザ光を照射することにより、前記抵抗体の抵抗値を任意に増大・低減できる様にしたことを特徴とする半導体集積回路の製造方法。

3. 電極パッド間を接続する導電性不純物を含む抵抗配線膜上に、前記抵抗配線膜に含まれる前記導電性不純物と同じ導電型の導電性不純物を前記抵抗配線膜より高い濃度で含む膜と、前記導電性不純物と逆の導電型の導電性不純物を前記抵抗配線膜より高い濃度で含む膜とのうち少なくとも一方を形成した半導体集積回路であって、前記半導体集積回路は、前記抵抗体の電流の流れる経路と直角方向に一部分だけ前記抵抗体部を残して高抵抗部を形成し、前記高抵抗部に重なる様に抵抗体にドーパされている不純物と同一導電型の不純物を含む層が形成され、前記高抵抗部と平行に前記抵抗体にドーパされている不純物とは反対導電型の不純物を含む層が形成され、前記高抵抗部の形成された部分、あるいは前記異なるタイプの不純物を含む層が形成された部分にレーザ光を照射することにより、前記抵抗体の抵抗値を任意に増大・低減できる様にしたことを特徴とする半導体集積回路の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は抵抗値が制御されたP o

ly-Si抵抗体を有する半導体集積回路とその製造方法に関する。

【0002】

【従来の技術】近年、半導体集積回路は高集積化・高性能化が進んでいる。そのため、半導体集積回路完成後に全体の特性を測定しながら、半導体集積回路内に形成されている抵抗体の抵抗値を調整する手法が用いられる様になって来た。この抵抗値の調整にはレーザが用いられている。この方法は、セラミック基板上に形成された厚膜、あるいは薄膜の抵抗体の調整に一般的に用いられている方法と類似である。即ち、図1に示すようにSi基板1上にSiO₂膜2等によって絶縁されて、窒化タンタル、クロムシリコン、ニクロム、ポリシリコンなどで形成された抵抗体3に対して、レーザ光4により、抵抗体3の一部を除去加工することによって、例えば抵抗体3の両端の電極5、5'間の抵抗値を調整している。あるいは図2に示す様に、抵抗体3にスポット加工（加工跡6）を施して行く、あるいは図3に示す様に、はしご段状の抵抗値7を切断して行くことにより、電極5、5'間の抵抗値を調整する方法が用いられていた。

【0003】しかし、これらの方法はいずれも形成された抵抗体の一部を除去するものであり、初期の抵抗値より増大させることにより調整を行うため、初期の抵抗値が必要とする値より高い場合には、それを低く調整することが不可能であった。また、抵抗値の調整は半導体集積回路が完成した後で行うため、回路全体はパッシベーション膜がコートされており、抵抗体の一部を除去するとパッシベーション膜も除去されてしまい、信頼性の観点から、再度パッシベーション膜をコートする必要がある。

【0004】

【発明が解決しようとする課題】本発明の目的は上記した従来技術の欠点をなくし、抵抗値の増大および低減が可能で、かつパッシベーション膜が損傷を受けることがない、半導体集積回路内の抵抗体、およびその抵抗値調整方法を提供することにある。

【0005】

【課題を解決するための手段】本発明は、不純物をドーパしたポリシリコンを抵抗体として用い、このポリシリコン抵抗体にドーパされている不純物と同じタイプの不純物をレーザ加熱によりポリシリコン抵抗体内に拡散させて抵抗値を低減させる、あるいは、異なるタイプの不純物を拡散させて抵抗値を増大させることにより、抵抗値の低減・増大をはかり、必要な（最適な）抵抗値に調整するものである。

【0006】

【実施例】以下、図面に従って本発明を説明する。図4に、本発明による半導体集積回路内に形成された抵抗体を示す。図4(a)は平面図、図4(b)はその断面図であるが、Si基板1上にSiO₂膜2を介してnタイ

アの不純物がドーパされたPoly-Si抵抗体11が形成され、その両端はAl配線12、12'を介して他の素子(ダイオードやトランジスタ等)に接続されている。Poly-Si抵抗体11上には、SiO₂膜13を介してnタイプの不純物がドーパされたPoly-Si層14、およびpタイプの不純物がドーパされたPoly-Si層15が島状に形成され、その上にSiO₂層16および最終的なパッシベーション膜17としてSiO₂層あるいはSi₃N₄層あるいはその両方からなる膜が形成されている。

【0007】一般に、Poly-Si抵抗体11はnタイプの不純物としてリンがドーパされた500~5000Åの厚さでシート抵抗値は数10Ω/□~数100KΩ/□に形成される。また、SiO₂層13は膜厚が500~3000Å、nタイプの不純物がドーパされたPoly-Si層14は厚さが500~5000ÅでPoly-Si抵抗体より一ケタ以上高い不純物濃度を持ち、pタイプの不純物がドーパされたPoly-Si層15は厚さが500~5000Åで、Poly-Si抵抗体11と同程度の不純物濃度を持つてゐる。また、その上に形成されるSiO₂層16は厚さが500~3000Å、最終的なパッシベーション膜17は1000~4000Åの厚さである。

【0008】ここで、試料としてPoly-Si抵抗体11がリンドーパPoly-Siで膜厚が3000Å、シート抵抗値10KΩ/□巾5μm、長さ45μmに形成されたものを使用した。図4に示したPoly-Si抵抗体に対して、図5に示す光学系を用いてレーザを照射する。即ち、図5に示す光学系はレーザ発振器(図示せず)より発振されたレーザ光21を任意の寸法に成形できる可変スリット2により、抵抗体11および、その上に形成されたPoly-Si層14、または15への照射形状に合致した矩形に成形され、対物レンズ23により、可変スリット22の実像が結ぶ位置に置かれた抵抗体11およびその上に形成されたPoly-Si層14または15に絶縁膜16、17を透過して対物レンズ23の倍率の逆数の大きさで集光照射される構成になっている。なお、図5において絶縁膜16、17等は省略して示してある。また、レーザ発振器はN₂レーザ励起Dyeレーザを使用しており、レーザ光は波長510nm、パルス巾は半値巾で6nsである。

【0009】ここで、図4に示したPoly-Si抵抗体に対してその上にnタイプ不純物がドーパされたPoly-Si層14、およびpタイプの不純物がドーパされたPoly-Si層15を介してそれぞれに別個にPoly-Si抵抗体11に長さ15μmの部分にレーザを照射した。この時のレーザ照射パルス数と抵抗値の関係を図6に示す。レーザ照射前約90KΩであった抵抗値はn層14に照射した場合は○に示す様に照射パルス数とともに低下し、50パルス程度で61KΩで一定と

なり、P層15に照射した場合は●で示す様に70パルス程度で150KΩ一定となった。(図6では10パルス毎の抵抗値をプロットしてある。)このことから、レーザを照射する位置を選択し、抵抗値を測定しながらレーザを照射し、所定の抵抗値が得られた時点で照射を停止することにより、当初90KΩであった抵抗値を61KΩ~150KΩの間の任意の抵抗値に(パルス照射のため、連続的ではなく段階的に変化するが)調整することができることになる。この時の照射レーザパワー密度は1~2パルスでPoly-Si抵抗体11(上にPoly-Si層14あるいは15がない場合)に除去加工を施すことができるパワー密度の1/3に設定したが、100パルス照射後でも、パッシベーション膜17には何らのダメージ・痕跡も見出せなかった。

【0010】以上に述べた実施例では、抵抗値の調整範囲は初期値に対して-32%~+66%の範囲であるが、この調整範囲は、Poly-Si抵抗体11を覆うnタイプおよびpタイプの不純物がドーパされたPoly-Si層14および15の面積を変えることにより可変できることは明らかである。即ち、Poly-Si抵抗体11上のnタイプPoly-Si層14の面積を大きくすることにより、抵抗値低下範囲が広がり、pタイプPoly-Si層15の面積を大きくすることにより、抵抗値増加範囲が広がることは明らかである。

【0011】さらに、本実施例ではPoly-Si抵抗体11として、nタイプの不純物をドーパしたPoly-Siを使用した。pタイプの不純物をドーパしたPoly-Siを抵抗体として用いることも可能である。

【0012】また、nタイプのPoly-Si抵抗体を用いる場合にはその上層のnタイプPoly-Si層14のかわりにPSG(リンガラス)層を形成するか、pタイプのPoly-Si抵抗体を用いる場合にはpタイプPoly-Si層15のかわりにBSG(ボロンガラス)層を形成することにより、全く同様に抵抗値の増加、低減を任意に行うことができることは明らかである。

【0013】さらに、本実施例ではレーザ光21として、N₂レーザ励起Dyeレーザを使用しているが、これに限定されるものではなく、パッシベーション膜16、17を透過する波長でPoly-Siを加熱できるものであれば連続発振・パルス発振にかかわらず、適用可能であることは明らかである。

【0014】次に別な実施例について説明する。図7に示す様に、図4に示したPoly-Si抵抗体11に対して、レーザ照射領域25の長さを2μmとし、前に述べたレーザ照射条件でnタイプPoly-Si層14あるいはpタイプPoly-Si層15を介して70パルス照射し、次に2μm移動させてレーザ照射領域25'に70パルス照射することを繰返した。これにより、nタイプPoly-Si層14を介して照射した場合に

5

は、抵抗値は段階的に低下し、pタイプPoly-Si層15を介して照射した場合には、段階的に増加した。即ち、図8に示す様に照射回数（レーザ照射領域に70パルス照射することを1回として）とともに、初期値90KΩであったものが、nタイプPoly-Si層14を介して照射した場合には○で示す様に約4KΩずつ低下し、照射回数7回（照射領域の延長さは14μm）で62KΩに、またpタイプPoly-Si層15を介して照射した場合には●で示す様に約8KΩずつ増加し、照射回数7回（照射領域の延長さは14μm）で146KΩ変化した。

【0015】このことから、図4に示したPoly-Si抵抗体に対して、照射位置を選択することにより、初期抵抗値に対して、増大・低減を任意に行うことができる。

【0016】次に、本発明による抵抗値を増加・低減可能な抵抗体の別な実施例を図9に示す。

【0017】A1電極12と12'の間にはnタイプの不純物がドーパされたPoly-Si抵抗体27が形成されている。nタイプPoly-Si抵抗体27は、複数の抵抗体が並列にならんだ、いわゆる「はしご段」状の形状をしており、抵抗体として一番距離の長い部分を除いて、はしご段状の抵抗体の一部には高抵抗部30が形成されている。この高抵抗部30はPoly-Si抵抗体27より十分に大きな抵抗値を持つPoly-Si（不純物がドーパされていないかともよい）である。一方、図9における下半分のPoly-Si抵抗体27'も同様にはしご段状の形状をしており、抵抗体として一番距離の長い部分を除いて、はしご段状の抵抗体の上部には、pタイプの不純物がドーパされたPoly-Si層31が島状に、SiO₂層（図では省略）を介して形成されている。この抵抗体の抵抗値は主として、高抵抗部30を設けたはしご段部では一番距離が長い部分、pタイプの不純物がドーパされたPoly-Si層31を有するはしご段部では、一番距離が短い部分のみで抵抗体を形成していると考えることができる。（正確には、はしご段状の抵抗体が並列に接続されており、それぞれの抵抗値の逆数の和の逆数として求められる。）ここで、まず高抵抗部30が設けられているはしご段部に対して、高抵抗部30とその両端の抵抗体27に十分重なる様にレーザを照射すると、抵抗体27、30の上に形成されているPSG膜（図示せず）より、リングが高抵抗部30に拡散し、高抵抗部30は十分に抵抗値が低下し、短絡状態になる。即ち、抵抗体27の距離が一番短い側の高抵抗部30から順にレーザを照射することにより、12と12'の間の抵抗値は段階的に低下する。

【0018】また、pタイプの不純物がドーパされたPoly-Si層31を有するはしご段部に対して、抵抗体27の巾方向に十分重なる様にレーザを照射すると、pタイプの不純物が拡散し、レーザ照射部の抵抗値が増

6

大する。Poly-Si層31の不純物濃度を、レーザ照射後に抵抗体27の不純物濃度とつり合いがとれる程度にしておく、レーザ照射部は極めて高い抵抗値が得られ、レーザ照射部は絶縁層に変化したと見なすこともできる。即ち、抵抗体27の距離が一番短い側から順に、pタイプの不純物がドーパされたPoly-Si層31とその下層の抵抗体27にレーザを照射することにより、電極12と12'の間の抵抗値は、段階的に増加する。以上のことより、レーザと照射する位置を選択することにより、電極12と12'の間の抵抗値を任意に、増加・低減させることができる。

【0019】次に本発明による抵抗値を増加・低減可能な抵抗体の別な実施例を図10に示す。

【0020】A1電極12と12'の間にはnタイプの不純物がドーパされたPoly-Si抵抗体32が形成されている。nタイプPoly-Si抵抗体32のうち、抵抗値調整部は矩形であり、電流が流れる経路と直角方向に一定巾の高抵抗部33が一部分を除いて形成されている。この高抵抗部33はPoly-Si抵抗体32より十分大きな抵抗値を持つPoly-Si（不純物がドーパされていないかともよい）である。また、高抵抗部33から十分に離れた位置に、高抵抗部33と平行に、抵抗体32の上層にpタイプの不純物がドーパされたPoly-Si層34が島状に、SiO₂層（図では省略）を介して一部分を除いて形成されている。この抵抗体の抵抗値は主として、高抵抗部33を除いた形状で決まる。

【0021】ここで、まず高抵抗部33とその周囲の抵抗体32に十分重なる様に、抵抗体32が残留している側から、順次一定条件（例えば、抵抗体32に除去加工を施すことができるパワー密度の1/3のパワー密度で100パルス）でレーザを照射しながら、レーザ照射領域を増加していくことにより、抵抗体32の上にSiO₂膜を介して形成されているPSG膜（図示せず）よりリングが高抵抗部33内に拡散し、高抵抗部が低抵抗化するため、A1電極12と12'の間の抵抗値は低下していく。

【0022】また、pタイプの不純物がドーパされたPoly-Si層34を有する部分に対して、抵抗体32が残留している側と反対側から、上記した条件で順次、レーザ照射領域を増加していくことにより、pタイプの不純物が抵抗体32内に拡散し、レーザ照射部の抵抗値が増加するため、A1電極12と12'の間の抵抗値は増大する。以上のことより、レーザを照射する位置を選択することにより、電極12、12'間の抵抗値を任意に増加・低減させることができる。しかも、図9に示した抵抗体の場合には、抵抗値が段階的に変化した、本実施例の場合には、レーザ照射位置の移動ピッチを十分細かくすることにより、ほぼ、連続的に抵抗値を変化させることができる。

【0023】図9、図10に示した実施例では抵抗体27および32はnタイプのPoly-Si、nタイプ不純物源はPSG、pタイプ不純物源はpタイプの不純物をドーパしたPoly-Si層を使用した場合を示したが、本発明はこれに限定されるものではない。nタイプのPoly-Si抵抗体に対して、nタイプの不純物源としてnタイプの不純物をドーパしたSi層(Poly-Siに限定されない)、あるいはnタイプの不純物となる金属膜を、またpタイプの不純物源としてBSG膜、あるいはpタイプの不純物となる金属膜を、そして

【0024】さらに、本実施例では不純物を抵抗体の上層に形成したが、これに限定されるものではなく、例えば抵抗体の下層に(バリアとなるSiO₂膜を介して)形成してもよく、特に金属膜を不純物源として用いる場合には適している。

【0025】また、本実施例では図5に示した光学系を用いてレーザを照射する場合について説明してきたが、これに限定されるものではなく、一般にレーザ加工に用いられる光学系により、ガウス型の集光スポットを照射しても同じ効果が得られる。

【0026】

【発明の効果】本発明によれば、上記した様に半導体集積回路内の抵抗体の抵抗値を、パッシベーション膜にダメージを与えることなく任意に増大・低減することができるので、高性能・高信頼性の半導体集積回路を高歩留りに製造できる効果がある。

【図面の簡単な説明】

【図1】従来技術の抵抗値調整方法を説明する図である。

【図2】従来技術の抵抗値調整方法を説明する図である。

【図3】従来技術の抵抗値調整方法を説明する図である。

【図4】本発明による抵抗体の構造を示す図である。

【図5】本発明の抵抗体の抵抗値調整に最適なレーザ光学系の説明図である。

【図6】レーザ照射パルス数と抵抗値の変化を示す図である。

【図7】レーザの照射方法を説明する図である。

【図8】レーザ照射回数と抵抗値の変化を示す図である。

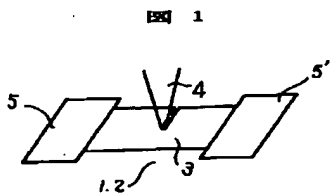
【図9】本発明の抵抗体の別な実施例を示す図である。

【図10】本発明の抵抗体の別な実施例を示す図である。

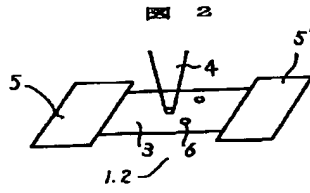
【符号の説明】

- 1…Si基板、
- 2…SiO₂膜、
- 3, 11, 27, 32…抵抗体、
- 5, 12…電極(パッド)、
- 13…SiO₂膜、
- 14…nタイプ不純物がドーパされたPoly-Si、
- 15, 31…pタイプ不純物がドーパされたPoly-Si、
- 16, 17…絶縁膜(パッシベーション膜)、
- 30, 33…高抵抗部。

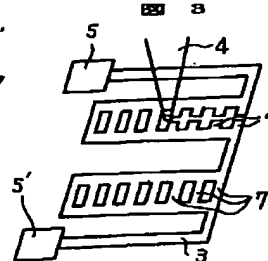
【図1】



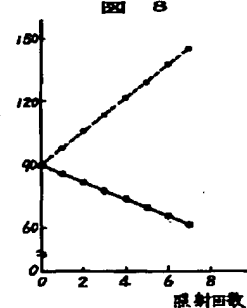
【図2】



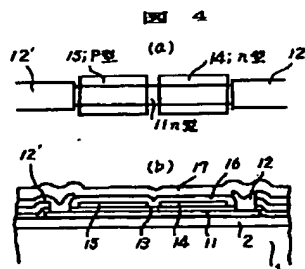
【図3】



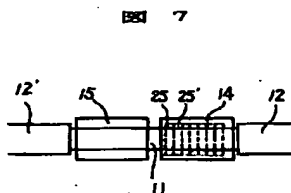
【図8】



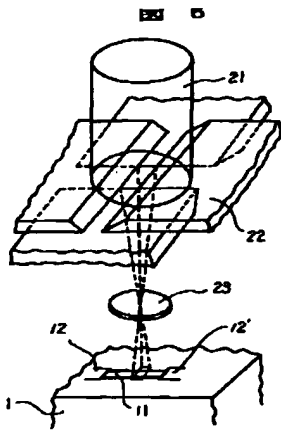
【図4】



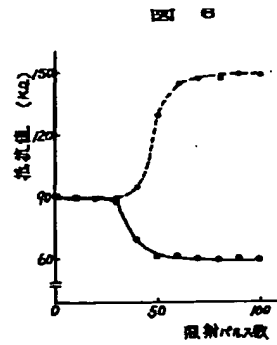
【図7】



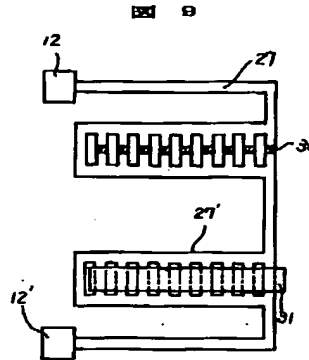
【図5】



【図6】

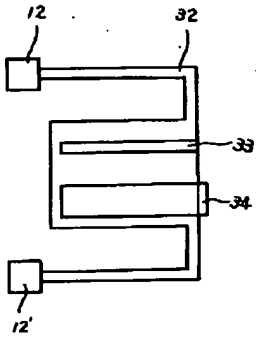


【図9】



【図10】

図 10



フロントページの続き

(72)発明者 川那部 隆夫
東京都小平市上水本町1450番地株式会社日
立製作所武蔵工場内

(72)発明者 井上 盛生
東京都小平市上水本町1450番地株式会社日
立製作所武蔵工場内